

图书基本信息

书名：<<TMS320 C6000 DSP结构原理与硬件设计>>

13位ISBN编号：9787811244274

10位ISBN编号：7811244276

出版时间：2008-9

出版时间：于凤芹 北京航空航天大学出版社 (2008-09出版)

作者：于凤芹 编

页数：460

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## 前言

TMS320 C6000系列DSP是TI公司的TMS320 DSP家族的重要系列。

该系列DSP芯片的CPU采用多功能单元并行和支持多级流水线的VLIW结构，拥有大寻址范围的片内和片外分层的存储器体系，集成了丰富的组件和外围功能模块。

其结构先进、性价比高，广泛应用于通信、图像/视频处理、语音处理、雷达、声纳、医疗设备及自动控制等方面。

本书以C6000系列DSP中的定点C62X DSP和浮点C67X DSP为描述对象，全面介绍其内部硬件结构、工作原理、寄存器定义和设置，并给出使用方法和设计实例；详细分析中央处理单元CPU、片内分层的存储器、增强的直接存储器存取EDMA、外部存储器接口EMIF、主机接口HP1、多通道缓冲串行口McBSP、多通道音频串行口McASP、I2C总线模块、通用输入/输出GPIO接口、定时器、扩展总线XBUS、PCI总线、锁相环PLL和节能逻辑(Power—Done)等部分的结构原理与硬件设计方法，并给出基于C6713 DSP的HFC网络反向通道噪声频谱实时检测系统的设计实例。

对每部分的描述都采用由外及里、从整体到局部再到整体的路线，先概括其组成结构和对外引脚，再详述相关寄存器的定义与设置，然后结合硬件结构和寄存器设置说明模块的原理与工作过程，最后给出模块的使用方法和应用实例。

## 内容概要

介绍TI公司的TMS320 C6000系列DSP的结构原理和硬件设计方法，主要以定点C62X和浮点C67X为描述对象，全面剖析高度并行的CPU内核、分层次的存储器结构和丰富的集成外围模块，详细分析CPU、存储器，EDMA、EMIF、HPI、McBSP、McASP、I2C总线、GPIO、定时器、扩展总线、PCI总线、锁相环和节能逻辑等部分的结构原理与使用方法，并给出基于C6713 DSP的实际应用系统的硬件设计实例。

本书可作为电子信息、通信工程、计算机应用及自动控制等专业高年级本科生或研究生的教学参考书，也可供从事DSP应用系统设计的科技人员使用。

## 书籍目录

第1章 TMS320C6000系列DSP简介1.1 概述1.2 C6000DSP的定点和浮点系列及代码兼容性1.3 TMS320C6000DSP技术特征1.3.1 高度并行的CPU结构1.3.2 灵活的存储器配置1.3.3 丰富的外设模块1.4 本书的结构安排与导读第2章 中央处理单元CPU工作原理分析2.1 CPU的组成单元2.2 CPU的程序执行机构数据通道2.2.1 通用寄存器组A和B2.2.2 功能单元与指令映射2.2.3 寄存器组交叉路径2.2.4 数据存储器的读取和存储路径2.2.5 数据地址路径与寻址方式2.3 CPU的取指、译码与分配机制—流水线操作2.3.1 取指阶段2.3.2 译码阶段2.3.3 执行阶段2.4 控制寄存器2.5 中断控制与中断选择2.5.1 中断类型与优先级2.5.2 有关中断的控制寄存器2.5.3 中断服务表2.5.4 中断选择第3章 C6000DSP内部存储器结构分析3.1 C6000DSP的存储器映射3.2 C620X/C670XDSP片内存储器结构3.2.1 片内程序存储器的管理与工作模式3.2.2 C620X/C670XDSP的片内数据存储器3.3 C621X/C671XDSP片内分层的存储器结构3.3.1 第一级数据缓存LID3.3.2 第一级程序缓存L1P3.3.3 第二级存储器L23.4 存储器的控制寄存器3.5 高速缓存的管理第4章 增强的直接存储器访问EDMA结构与原理4.1 EDMA概述4.1.1 直接存储器访问4.1.2 增强型直接存储器访问4.2 EDMA基本结构4.2.1 EDMA的组成4.2.2 参数RAM体说明4.3 EDMA控制寄存器4.3.1 EDMA事件选择寄存器ESE14.3.2 EDMA优先级队列状态寄存器PQSR4.3.3 EDMA通道中断挂起寄存器CIPR4.3.4 EDMA通道中断使能寄存器CIER4.3.5 EDMA通道链接使能寄存器CCER4.3.6 EDMA事件寄存器ER4.3.7 EDMA事件使能寄存器EER4.3.8 EDMA事件清除寄存器ECR4.3.9 EDMA事件设置寄存器ESR4.4 EDMA的传输过程4.4.1 EDMA的初始化与启动4.4.2 EDMA传输的同步控制4.4.3 EDMA传输的类型4.4.4 单元大小和计数更新4.4.5 源地址/目的地址更新4.4.6 链接和终止一个EDMA传输4.4.7 EDMA的性能分析4.5 快速直接存储器访问工作原理4.5.1 初始化一个QDMA传输4.5.2 QDMA寄存器4.5.3 QDMA性能分析和优先级4.6 EDMA应用实例4.6.1 单元同步的一维到一维数据传输4.6.2 阵列同步的二维到二维数据传输4.6.3 块同步的一维到二维数据传输第5章 外部存储器接口EMIF结构原理与使用5.1 EMIF概述5.2 EMIF接口信号与说明5.3 EMIF的控制寄存器5.3.1 EMIF全局控制寄存器GBICTL5.3.2 EMIFCE空间控制寄存器CECTI.0 ~ 35.3.3 EMIFSDRAM控制寄存器SDCTI5.3.4 EMIFSDRAM时序控制寄存器SDTIM5.3.5 EMIFSDRAM扩展寄存器SDEXT5.4 EMIF与存储器的接口及时序说明5.4.1 存储器宽度5.4.2 EMIF存储请求优先级5.4.3 EMIF的SDRAM接口及时序说明5.4.4 EMIF的SBSRAM接口及时序说明5.4.5 EMIF的ASRAM接口5.5 EMIF使用实例5.5.1 EMIF与异步FIFO存储器的接口实例5.5.2 EMIF与FLASH存储器接口实例第6章 主机接口HPI的结构原理与应用第7章 多通道缓冲串行口McBSP结构原理与应用第8章 多通道音频串行口McASP结构原理与应用第9章 定时器结构与工作原理第10章 12C模块的原理与使用第11章 通用目的输入输出GPIO的功能分析第12章 外围设备互连PCI接口原理第13章 扩展总线XBUS的原理和应用第14章 锁相环控制器和节能模式的工作原理第15章 C6000DSP应用系统的硬件设计附录 TMS320C6713DSP分组信号描述参考文献

## 章节摘录

在概括DSP特点和TMS320 DSP产品系列的基础上首先说明TMS320 C6000 DSP的定点和浮点系列及其代码兼容性；然后从高度并行的CPU结构、灵活的存储器配置和丰富的外围模块等角度，详细阐述TMS320 C6000系列DSP的技术特征；最后介绍本书的结构安排，指导读者阅读。

数字信号处理器DSP(Digital Signal Processor)是一种具有特殊结构的微处理器，它专门为实现数字信号处理的各种算法而设计。因而在硬件结构上具有特殊性，如内部存储器采用程序总线 and 数据总线分开的哈佛结构。

由于程序存储器和数据存储器在物理上是两个独立的存储区域，可使取数据和取指令同时进行，大大提高处理器的处理能力；具有专门的硬件乘法器，容易完成数字信号处理中诸如卷积、滤波、FFT等算法中的乘法和累加基本运算；广泛采用流水线操作，把一条指令分成取指、译码和执行等阶段，实现多条指令并行运行，缩短指令执行时间。

DSP因其独特优点，已被广泛应用在信号处理、通信、雷达、自动控制及生物医学等领域。随着性能价格比的日益提高，DSP显示出巨大的应用潜力。

编辑推荐

《TMS320 C6000 DSP结构原理与硬件设计》可作为电子信息、通信工程、计算机应用及自动控制等专业高年级本科生或研究生的教学参考书，也可供从事DSP应用系统设计的科技人员使用。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>