

<<XILINX数字系统现场集成技术>>

图书基本信息

书名：<<XILINX数字系统现场集成技术>>

13位ISBN编号：9787810508483

10位ISBN编号：7810508482

出版时间：2001-10

出版时间：东南大学出版社

作者：朱明程 编

页数：365

字数：476000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<XILINX数字系统现场集成技术>>

内容概要

本书系统介绍了FPGA（用户现场可编程门阵列）集成电路的发明者——美国Xilinx公司的FPGA、CPLD器件产品的结构原理、功能特征及应用设计技术。

本书第1章，提出了现代数字系统单片化实现以工艺集成和现场集成来分类的新概念，阐述了数字系统现场集成技术的重要性；第2、3章介绍了Xilinx的主流FPGA、CPLD器件的结构原理、功能特征、开发工具及设计流程；第4章介绍了现代数字系统设计的主流方式——VHDL设计技术，系统归纳了VHDL硬件描述语言结构、语法规则及电路设计方法；第5、6章针对数字系统现场集成设计中的技术特征，介绍了有关的电路设计技巧、器件选择原则及系统性能改进方法，并给出了若干典型的应用设计实例。

本书内容丰富，技术新颖，实用性强。

对于通信技术、计算机应用、航空航天仪器仪表、自动化应用领域从事数字系统设计及单片化集成的设计工程师、科研人员、大专院校相关专业的研究生、高年级本科生，都是一本具有指导和实用价值的技术参考书。

本书可作为高等院校信息工程类等相关专业的高年级本科生及研究生的《数字系统设计技术》课程教材，也可作为工程师继续教育的培训用书。

<<XILINX数字系统现场集成技术>>

书籍目录

1 概述 1.1 数字系统与专用集成电路(ASIC) 1.2 数字系统的工艺集成技术与现场集成技术2 Xilinx现场可编程逻辑器件的结构原理 2.1 Xilinx可编程逻辑器件的分类 2.2 Xilinx低成本普及型FPGA的结构及工作原理 2.3 Xilinx高密度系统级FPGA的结构与工作原理 2.4 Xilinx CPLD的基本结构与工作原则3 开发系统与流程 3.1 概述 3.2 FPGA现场集成的设计流程 3.3 Foundation开发系统 3.4 开发系统的环境设定 3.5 IP Core资源的使用及Core Generator工具 3.6 设计实例 3.7 ISE开发系统4 VHDL设计方法 4.1 概述 4.2 VHDL的模型结构 4.3 VHDL语言的基本要素 4.4 VHDL基本描述语句 4.5 VHDL设计的库、程序包和配置 4.6 VHDL的基本设计5 数字系统设计现场集成技巧 5.1 同步电路设计技巧 5.2 多级逻辑设计技巧 5.3 数字系统的FPGA现场集成设计中的基本问题 5.4 FPGA应用设计中的技巧 5.5 高速电路设计6 现场集成技术的应用 6.1 锁相环技术在现场集成设计中的应用 6.2 线性反馈移位寄存器LFSR的现场集成设计 6.3 PCI总线接口的现场集成设计 6.4 1.6GB/s DDR SDRAM控制器的现场集成设计附录参考文献

章节摘录

版权页：插图：第五块掩膜版：它是确定N+掺杂区域的光刻掩膜版。

N+区掩膜版为P+区掩膜版的负版，即Si片上所有非P+区均采用N+注入掺杂。

图1.2 (e) 表示了N+掺杂在有源区形成NMOS管源和漏的过程以及N型衬底欧姆接触N+区的形成。

第六块掩膜版：是用于确定欧姆接触区的光刻掩膜版。

所谓欧姆接触，是指纯电阻的接触，不具有二极管那样的整流作用。

图1.2 (f) 示意出欧姆孔窗口的形成过程。

金属与扩散区或金属与多晶硅的接触，就在这些欧姆孔位置上由下一步金属化工序完成。

第七块掩膜版：首先在硅片表面形成一层金属膜（如铝），再对第七块掩膜版光刻，有选择地刻蚀掉电路中不需要的金属，从而形成电路中的金属连线，如图1.2 (g) 所示。

第八块掩膜版：对硅片进行钝化，将压焊块之外的区域全部由钝化层保护起来，以防止污染物侵入而破坏或改变电路的性能，如图1.2 (h) 所示。

以上，我们用图示的方法介绍了CMOS电路加工的基本工艺步骤。

实现工艺制作过程，往往需要根据设计的要求、工艺实现的重复性要求等，在上述基本工艺步骤之外，附加一些工艺步骤，如调整P管或N管开启电压、调整场区（即指非N扩散区和非P扩散区）寄生MOS管开启电压等等。

2) 门阵列集成电路门阵列IC是指采用门阵列设计方式和制作方式构成的集成电路，在ASIC市场中占有很重要的地位。

门阵列由于其设计过程自动化程度高，制造周期较短，价格较低，特别适用于批量相对小的ASIC的设计与制作。

门阵列技术特征是器件结构已预先制造好，即硅片上有预先制造好的固定的晶体管阵列，固定的输入、输出压焊块位置，固定的布线通道。

这种未定义功能的阵列分布的晶体管基片就称为门阵列母片。

通过母片上阵列分布的晶体管之间的金属化互连来实现的专用电路就是门阵列IC。

门阵列设计。

EDA软件不但可以自动实现金属化互连的拓扑结构，而且可以验证其结果是否满足ASIC设计的要求。

门阵列设计电路的复杂程度依赖于所使用的EDA工具的能力。

一般的门阵列设计软件都具有较高的自动化水平，只要求设计者掌握一定的集成电路知识就可以从事设计。

不同的EDA工具可能具有不同的设计细节，但总的来说，门阵列的设计步骤可概括为以下5个步骤。

(1) 生成相应EDA工具可读的ASIC设计文件。

设计文件可以是EDA系统编辑的电路逻辑图，也可以是特定硬件描述语言描述的电路结构。

<<XILINX数字系统现场集成技术>>

编辑推荐

《XILINX数字系统现场集成技术》为数字系统现场集成技术丛书之一。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>