

## <<数字电路与逻辑设计>>

### 图书基本信息

书名：<<数字电路与逻辑设计>>

13位ISBN编号：9787562323853

10位ISBN编号：7562323852

出版时间：2006-6

出版时间：华南理工大学出版社

作者：禹思敏,朱玉玺

页数：280

字数：370000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## &lt;&lt;数字电路与逻辑设计&gt;&gt;

## 内容概要

“数字电路与逻辑设计”作为计算机、电子工程等专业的基础课程，其主要目的在于使学生掌握数字逻辑电路分析、设计的基本方法，具备使用逻辑构件和可编程器件解决实际问题的能力，为计算机系统、数字系统的分析、设计奠定坚实的基础。

随着数字技术的飞速发展，新理论、新技术及新产品不断更新换代。

作为专业教材，本书以飞速发展的数字技术为背景，在完整阐述数字逻辑设计基本概念、分析设计方法的基础上，还介绍了数字逻辑设计的发展方向，确保及时更新知识。

本书注重系统性、简洁性、概念及设计方法的递进性，重在培养学生的实践和创新能力。

本教材分五部分，共十章。

第一部分为数字逻辑基础，包括数字与编码、逻辑代数及其化简。

第二部分为单元逻辑及逻辑电路基础，包括门电路与触发器、组合逻辑电路、时序逻辑电路及脉冲单元电路，介绍了组合逻辑的基本构成，详细阐述了组合逻辑电路的分析设计方法，并结合示例讨论了组合逻辑设计的一般问题；在时序逻辑部分介绍了时序逻辑的概念、基本模型、时序电路分析的一般方法，同步时序、异步时序设计的过程及相关问题。

第三部分介绍了数/模(D/A)、模/数(A/D)转换及器件。

第四部分为半导体存储器和可编程器件，介绍了可编程器件与数字设计基础、可编程阵列器件、硬件描述语言与其设计方法。

第五部分结合实例阐述了数字系统在现代通信中的应用。

本教材对重点、难点作了详细的讲解，对数字电路与逻辑设计的新技术结合实例加以讨论，使教材适应现代技术的发展。

与目前同类教材相比，本教材精简了部分内容，删掉了与先修课程重叠的部分，主线清晰，课时分配集中，设计方法优良，内容、结构编排合理完整，概念推出简洁，重在培养学生实践和创新能力。

另一方面，本教材在编写过程中有意地使学生建立数字系统的整体概念，培养学生软硬件结合的系统设计能力。

本书可作为高等院校计算机专业的教材；对计算机相近专业的学生，根据课程设置的需要，可选讲部分章节的内容。

## &lt;&lt;数字电路与逻辑设计&gt;&gt;

## 书籍目录

- 1 数制与编码 1.1 概述 1.1.1 模拟信号与数字信号 1.1.2 数字系统 1.1.3 数字电路的类型及其分析方法 1.2 数制及其转换 1.2.1 进位计数制 1.2.2 进位制数的相互转换 1.3 带符号二进制数的表示 1.3.1 原码 1.3.2 反码 1.3.3 补码 1.4 编码 1.4.1 二进制编码 1.4.2 可靠性编码 练习与思考2 逻辑代数及其化简 2.1 逻辑代数的基本概念 2.1.1 几个概念 2.1.2 基本逻辑运算 2.2 逻辑代数的基本公式及规则 2.2.1 基本公式 2.2.2 三个规则 2.3 逻辑函数的标准形式 2.4 逻辑函数的化简 2.4.1 公式化简法 2.4.2 或与式的化简 2.4.3 卡诺图法 2.4.4\* 多输出函数的化简 练习与思考3 门电路与触发器 3.1 数字集成电路的分类 3.2 半导体器件的开关特性 3.2.1 半导体二极管的开关特性 3.2.2 半导体三极管的开关特性 3.2.3 MOS管的开关特性 3.3 门电路 3.3.1 分立元件门电路 3.3.2 TTL门电路 3.3.3 CMOS门电路 3.3.4 正负逻辑与接口问题 3.4 触发器 3.4.1 基本RS触发器 3.4.2 钟控RS触发器 3.4.3 钟控D触发器 3.4.4 钟控JK触发器 3.4.5 钟控T触发器 3.4.6 边沿触发器 3.4.7 触发器功能分类及相互之间的转换 练习与思考4 组合逻辑电路 4.1 组合逻辑电路分析 4.1.1 组合逻辑电路传统分析方法 4.1.2 全加器与全减器 4.1.3 译码器 4.1.4 编码器 4.1.5 多路选择器/分配器 4.1.6 数据比较器 4.1.7 奇偶校验电路 4.2 组合电路的一般设计方法 4.2.1 设计方法概述 4.2.2 逻辑电路的变换 练习与思考5 时序逻辑电路 5.1 概述 5.2 同步时序逻辑电路分析 5.2.1 同步时序逻辑电路分析流程图 5.2.2 同步时序逻辑电路分析方法 5.2.3 同步计数器分析 5.2.4 寄存器与移位寄存器 5.2.5 伪随机序列发生器 5.2.6 顺序脉冲信号发生器 5.3 异步时序逻辑电路分析 5.3.1 异步时序逻辑电路的分析流程图 5.3.2 异步时序逻辑电路分析示例 5.3.3 异步计数器分析 5.4 时序逻辑电路设计 5.4.1 建立原始状态图和原始状态表 5.4.2 状态化简 5.4.3\* 状态编码 5.4.4 确定激励函数、输出函数及其逻辑电路图 5.4.5 同步时序逻辑电路设计举例 5.4.6 用中规模集成计数器构成N进制计数器的设计 练习与思考6 脉冲单元电路 6.1 脉冲信号与脉冲电路 6.1.1 脉冲信号 6.1.2 脉冲电路 6.2 集成门脉冲单元电路 6.2.1 施密特触发器 6.2.2 单稳态触发器 6.2.3 多谐振荡器 6.3 555定时器及其应用 6.3.1 555定时器的电路结构及功能 6.3.2 555定时器构成的施密特触发器 6.3.3 555定时器构成的单稳态触发器 6.3.4 555定时器构成的多谐振荡器 练习与思考7 数/模转换器和模/数转换器 7.1 概述 7.2 数/模转换器(DAC) 7.2.1 数/模转换器的基本原理 7.2.2 权电阻网络数/模转换器 7.2.3 倒T形电阻网络数/模转换器 7.2.4 单值电流型网络数/模转换器 7.2.5 具有双极性输出的数/模转换器 7.2.6 数/模转换器的转换精度和转换速度 7.3 模/数转换器 7.3.1 模/数转换器的基本原理 7.3.2 并联比较型模/数转换器 7.3.3 逐次逼近型模/数转换器 7.3.4 双积分型模/数转换器 7.3.5 模/数转换器的转换精度和转换速度 练习与思考8 半导体存储器 8.1 半导体存储器的分类 8.2 随机存取存储器(RAM) 8.2.1 RAM的基本结构 8.2.2 存储单元 8.3 只读存储器(ROM) 8.3.1 ROM的结构及工作原理 8.3.2 用ROM实现组合逻辑函数 8.4 半导体存储器芯片 8.4.1 静态RAM存储器芯片Intel 6116 8.4.2 动态RAM存储器芯片Intel 2164A 8.4.3 EPROM芯片Intel 2716 8.5 用存储器芯片构成半导体存储器 8.5.1 位扩展 8.5.2 字扩展 练习与思考9 可编程器件 9.1 概述 9.2 可编程阵列逻辑(PAL) 9.2.1 PAL的基本电路结构 9.2.2 PAL的输出电路结构及反馈形式 9.2.3 应用举例 9.3 通用阵列逻辑(GAL) 9.3.1 GAL电路结构 9.3.2 输出逻辑宏单元(OLMC) 9.3.3 GAL器件应用及开发工具 9.4 复杂可编程器件CPLD 9.4.1 CPLD的基本结构 9.4.2 CPID的组成和原理 9.5 现场可编程器件FPGA 9.5.1 FPGA的工作原理简介 9.5.2 FPGA的基本结构 9.5.3 FPGA编程数据的装载 练习与思考10 数字系统在现代通信中的应用 10.1 数字通信系统的组成及基本概念 10.2 模拟信号的数字传输 10.2.1 取样与取样定理 10.2.2 量化 10.2.3 编码 10.2.4 PCM通信系统 10.2.5 增量调制通信系统 10.3 多址通信技术 10.3.1 频分多址(FDMA)技术 10.3.2 时分多址(TDMA)技术 10.3.3 码分多址(mMA)技术 10.4 数字调制技术 10.4.1 数字调幅(ASK) 10.4.2 数字调频

<<数字电路与逻辑设计>>

(FSK) 10.4.3 数字调相 (PSK) 10.5 数字通信系统中的检错与纠错技术 10.5.1 奇偶校验码 10.5.2 线性分组码 10.6 混沌数字通信简介参考文献

<<数字电路与逻辑设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>