

## <<CMOS超大规模集成电路设计>>

### 图书基本信息

书名：<<CMOS超大规模集成电路设计>>

13位ISBN编号：9787508338620

10位ISBN编号：7508338626

出版时间：2006-4

出版时间：中国电力出版社

作者：[美]Neil H.E. West

页数：784

字数：1361000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<CMOS超大规模集成电路设计>>

### 内容概要

这本关于CMOS VLSI设计的畅销图书经过全面修订，囊括了在芯片上设计复杂与高性能CMOS系统的大量先进技术。本书覆盖了从数字系统一级到电路一级的CMOS设计方法，其中既介绍了一些基本原理，也介绍了许多很好的设计经验。

Neil H . E . Weste和新的合著者David Harris利用他们丰富的业界实践经验与教学经验对先进的芯片设计方法进行了介绍。本书作者曾经在Intel、Cisco和Bell实验室工作过，作者通过共享他们在这一专业领域的经验，从实用的角度阐述了有关CMOS VLSI设计的内容。

# <<CMOS超大规模集成电路设计>>

## 书籍目录

译者序

前言

### 第1章 概论

- 1.1 集成电路的短暂历程
- 1.2 本书提要
- 1.3 MOS晶体管
- 1.4 CMOS逻辑
- 1.5 CMOS的制作和版图设计
- 1.6 设计划分
- 1.7 设计实例：一个简单的MIPS微处理器
- 1.8 逻辑设计
- 1.9 电路设计
- 1.10 物理设计
- 1.11 设计验证
- 1.12 制造、封装和测试

本章小结

习题

### 第2章 MOS晶体管理论

- 2.1 引言
- 2.2 理想的I-V特性
- 2.3 C-V特性
- 2.4 非线性I-V效应
- 2.5 直流传输特性
- 2.6 开关级RC延迟模型
- 2.7 常见误区

本章小结

习题

### 第3章 CMOS工艺技术

- 3.1 引言
- 3.2 CMOS技术
- 3.3 版图设计规则
- 3.4 CMOS工艺增强技术
- 3.5 与工艺相关的CAD问题
- 3.6 有关制造问题
- 3.7 常见误区
- 3.8 历史透视

本章小结

习题

### 第4章 电路表征及性能评价

- 4.1 引言
- 4.2 延迟估算
- 4.3 逻辑功效与晶体管缩放
- 4.4 功耗
- 4.5 互连
- 4.6 布线工程

## <<CMOS超大规模集成电路设计>>

4.7 设计容限

4.8 可靠性

4.9 按比例缩小

4.10 常见误区

4.11 历史透视

本章小结

习题

### 第5章 电路模拟

5.1 概述

5.2 SPICE模拟器简介

5.3 器件模型

5.4 描述器件特性

5.5 电路特性的表征

5.6 互连模拟

5.7 常见误区

本章小结

习题

### 第6章 组合电路设计

6.1 引言

6.2 电路系列

6.3 电路缺陷

6.4 其他电路系列

6.5 低功耗逻辑设计

6.6 各种电路系列的比较

6.7 SOI电路设计

6.8 常见误区

6.9 历史透视

本章小结

习题

### 第7章 时序电路设计

7.1 引言

.....

### 第8章 设计方法学和工具

### 第9章 测试和验证

### 第10章 数据通路子系统

### 第11章 阵列子系统

### 第12章 专用子系统

### 附录A Verilog

### 附录B VHDL

<<CMOS超大规模集成电路设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>