

<<数字电路与逻辑设计>>

图书基本信息

书名：<<数字电路与逻辑设计>>

13位ISBN编号：9787505362529

10位ISBN编号：7505362526

出版时间：2001-1

出版时间：电子工业出版社

作者：邓元庆 关宇 徐志军 贾山松 牛瑞萍

页数：303

字数：499200

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字电路与逻辑设计>>

内容概要

本书主要介绍四个方面的内容：一是数字逻辑基础，内容包括计算机等数字设备中常用的数制与代码、逻辑代数基础、逻辑函数的描述方法、逻辑函数的化简方法；二是数字电路的分析与设计方法及常用逻辑器件应用，内容包括组合逻辑电路分析与设计、时序逻辑电路分析与设计、标准逻辑模块应用、可编程逻辑器件原理与应用；三是数字—模拟接口电路，内容包括数字/模拟转换电路和模拟/数字转换电路；四是数字系统，内容包括数字系统设计、数字系统CAD与可测试性设计。

本书不仅介绍了数字电路与逻辑设计的一些经典内容，而且也介绍了数字电路与逻辑设计的一些现代的内容，选材新颖，结构合理，充满了时代感。

既可作为电子工程、信息工程、计算机科学和技术等电类专业和机电一体化等非电类专业的专业基础课教材，也可作为相关专业工程技术人员的学习与参考用书。

本书建议学时为60~80学时。

<<数字电路与逻辑设计>>

作者简介

邓元庆，男，1958年生，1986年毕业于解放军通信工程学院并获通信与电子系统工学硕士学位。毕业后，一直在通信工程学院从事通信与电子系统的教学和科研工作，现为中国人民解放军理工大学教授、硕士生导师。

<<数字电路与逻辑设计>>

书籍目录

第1章 数字逻辑基础	1.1 结论	1.1.1 数字电路的基本概念	1.1.2 数字集成电路的发展趋势
1.2 数制与代码	1.2.1 数制及其相互转换	1.2.2 带符号数表示法	1.2.3 代码
1.3 逻辑代数基础	1.3.1 逻辑代数的基本运算	1.3.2 逻辑代数的基本公式和运算规则	1.3.3 复合逻辑运算与常用逻辑门
1.4 逻辑函数的描述方法	1.4.1 真值表描述法	1.4.2 代数式描述法	1.4.3 卡诺图描述法
1.5 逻辑函数的化简	1.5.1 逻辑化简的意义	1.5.2 逻辑函数的卡诺图化简法	1.5.3 带有任意项逻辑函数的化简
习题1	第2章 组合逻辑电路		
2.1 集成逻辑门	2.1.1 TTL逻辑门电路	2.1.2 CMOS逻辑门电路	2.1.3 集成逻辑门电路的使用
2.2 组合逻辑电路分析	2.2.1 分析步骤	2.2.2 分析举例	2.3 组合逻辑电路设计
2.3.1 设计步骤	2.3.2 设计举例	2.4 组合逻辑电路中的竞争与冒险	
2.4.1 竞争与冒险现象	2.4.2 冒险现象的识别	2.4.3 冒险现象的消除方法	习题2
第3章 组合逻辑模块及其应用			
3.1 加法器	3.1.1 半加器和全加器	3.1.2 加法器典型模块及应用	3.2 数码比较器
3.2.1 MSI比较器典型模块	3.2.2 MSI比较器模块的应用	3.3 编码器与译码器	
3.3.1 编码器	3.3.2 译码器及其应用	3.4 数据选择器和数据分配器	
3.4.1 数据选择器及其应用	3.4.2 数据分配器及其实现	习题3	
第4章 时序逻辑电路			
4.1 时序电路基础	4.1.1 时序电路的一般模型	4.1.2 状态表和状态图	4.1.3 时序电路的一般分类
4.2 触发器	4.2.1 基本贴触发器	4.2.2 同步RS触发器	4.2.3 集成触发器
4.3 同步时序电路分析	4.3.1 分析步骤	4.3.2 分析举例	4.4 同步时序电路设计
4.4.1 设计步骤	4.4.2 建立原始状态图(或状态表)	4.4.3 状态化简	4.4.4 状态分配
4.4.5 设计举例	4.5 异步时序电路		4.5.1 异步时序电路分类
4.5.2 脉冲型异步时序电路	4.5.3 电平型异步时序电路	习题4	
第5章 时序逻辑模块及其应用			
5.1 移位寄存器及其应用	5.1.1 数码寄存器	5.1.2 移位寄存器	5.1.3 移位寄存器的应用
5.2 计数器及其应用	5.2.1 2进制计数器	5.2.2 非2进制计数器	5.2.3 计数器模块的应用
5.3 随机存取存储器(RAM)	5.3.1 RAM的存储原理	5.3.2 典型RAM模块及其使用方法	习题5
第6章 数字电路的PLD实现			
6.1 可编程逻辑器件PLD概述	6.1.1 可编程ASIC简介	6.1.2 PLD的发展及分类	6.2 PLD的基本结构
6.2.1 PLD电路的表示方法及有关符号	6.2.2 与—或阵列	6.2.3 宏单元	6.2.4 GAL器件的结构、性能与应用
6.3 高密度可编程逻辑器件FPGA和CPLD	6.3.1 Xilinx公司的FPGA	6.3.2 Lattice公司的CPLD	
6.4 数字电路的贝刀实现	6.4.1 低密度可编程逻辑器件的设计实例	6.4.2 高密度可编程逻辑器件的设计实例	
习题6	第7章 数字系统设计		
第8章 集成数/模和模/数转换器及其应用			
第9章 数字系统CAD与可测试性设计			

<<数字电路与逻辑设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>