

<<DSP单片机原理及应用>>

图书基本信息

书名：<<DSP单片机原理及应用>>

13位ISBN编号：9787502170110

10位ISBN编号：7502170111

出版时间：2009-4

出版时间：石油工业出版社

作者：刘显德 等编著

页数：187

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<DSP单片机原理及应用>>

前言

数字信号处理器DSP (DigitalSignal : Processor) 是针对数字信号处理需要而设计的一种可编程单片机, 是现代电子技术、计算机技术和信号处理技术相结合的产物。

当今I) St ' 的应用几乎遍及整个电子领域, 在自动化控制、信号处理、数据采集、图像处理、现代通信系统等领域尤其表现出不可替代的优势。

数字信号处理技术是数字化的核心技术, 数字信号处理器的采用大大加速了数字化的进程。

可编程DSP单片机的开发与应用是当前电子信息领域的热点。

TL (德州仪器) 的C6000系列DSF, 平台提供了一个软件可兼容的定点与浮点DSP系列, 该系列使高性能系统的开发者可以选择最适合他们特殊用途的器件; 该平台包括了目前最好的DSP系列, 使用户可以突破性能上的障碍, 在成本效率方面达到新水平并实现低能耗。

C62xx和新型的C64xx系列定点DSP一代也能够升级至1.16GHz的时钟, 用它驱动的有线和无线宽带网络及数字化成像装置将打破现存的速度纪录。

C67xx浮点DSF ' 一代可提供一系列高性能浮点处理器, 使诸如专业和家用音响、工业自动化、语音识别、高端图形与成像等对成本敏感领域的创新成为可能。

CCS (CodeComposerStudi0) 代码调试器是DSP芯片集成开发环境, 由TI公司推出, 继承了C6000代码产生工具、软件模拟器、实时数据交换软件、实时分析和数据可视化等软件。

在CCS环境下, 开发者可以对软件进行编辑、编译、调试、代码性能测试等工作。

本教材在参考相关资料的基础上, 详细介绍了TMS320C6000系列DSP单片机的原理、体系结构、汇编语言、代码调试器 (12CS) 以及DSP应用程序的编写、优化和调试等内容。

全书共分五章, 第一章: 概述, 介绍了数字信号处理以及数字信号处理单片机的基本概念; 第二章

: TMS320C6000 (体系结构, 介绍了C6000的CPU结构、流水线及中断的相关内容; 第三章

: TMS320C6030的汇编指令集, 介绍了C62xx、C67xx和C64xx的汇编指令; 第四章: 线性汇编语言及

开发环境, 介绍了线性汇编程序的结构、CCS功能及软件的开发流程; 第五章: TMS320C6000的软件编程及代码优化, 介绍了CCS的编译器和优化器以及代码优化的方法。

<<DSP单片机原理及应用>>

内容概要

本书是作者在近10年来对TI公司C6000系列DSP平台的应用开发过程中，结合教学、科研并参考相关资料编著而成。

本书详细介绍了TMS320C6000系列单片机的原理、体系结构、汇编语言、代码调试器（ICCS）以及DSP应用程序的编写、优化和调试等内容。

本书可作为高等院校信息类专业本科生教材，也可作为从事相关领域研究人员的参考用书。

<<DSP单片机原理及应用>>

书籍目录

第一章 概述 1.1 数字信号处理基础 1.1.1 信号、系统和信号处理 1.1.2 数字信号处理的概貌 1.1.3 数字信号处理的特点 1.1.4 数字信号处理的应用 1.1.5 数字信号处理的发展趋势 1.2 实时数字信号处理 1.2.1 实时数字信号处理的概念 1.2.2 实时DSP系统的构成 1.2.3 DSP子系统 1.2.4 以通用DSPs为核心的实时DSP子系统 1.2.5 DSPs在实时数字信号处理中的应用 1.3 DSPs芯片 1.3.1 DSPs芯片概述 1.3.2 DSPs芯片的特点 1.3.3 流水线技术 1.3.4 DSPs性能指标 习题第二章 TMS320C6000体系结构 2.1 TMS320C6000系列概述 2.1.1 TMS320C6000简介 2.1.2 TMS320C6000的结构特点 2.1.3 C6000的应用 2.2 C6000系列CPU的结构 2.2.1 中央处理器(CPU)结构 2.2.2 CPU数据通路与控制 2.2.3 通用寄存器组 2.2.4 功能单元 2.2.5 寄存器组交叉通路 2.2.6 数据寄存器及读取存储通路 2.2.7 数据地址通路 2.2.8 TMS320C6000控制寄存器 2.3 流水线 2.3.1 TMS320C6000流水线概述 2.3.2 TMS320C67xx流水线 2.3.3 C6000流水线运行的几个问题 2.4 中断 2.4.1 中断类型和中断信号 2.4.2 中断服务表(IST) 2.4.3 中断控制寄存器 2.4.4 中断性能和编程考虑事项 2.5 存储器结构 2.5.1 片内存储器 2.5.2 直接存储器访问(DMA) 2.5.3 主机口(HPI) 2.6 外部存储器接口及扩展总线 2.6.1 外部存储器接口 2.6.2 C6000的扩展总线 2.6.3 其他片内外设 习题二第三章 TMS320C6000的汇编指令集 3.1 TMS320C6000公共指令集概述 3.1.1 TMS320C6000公共指令集的分类 3.1.2 C6000指令和公共单元之间的映射关系 3.1.3 C6000公共指令集的延迟间隙 3.1.4 C6000二进制指令操作码映射图 3.1.5 C6000指令的并行操作 3.1.6 C6000指令的条件操作 3.2 寻址方式及Load/Store类指令 3.2.1 寻址方式 3.2.2 Load/Store类指令 3.3 C6000公共指令集 3.3.1 算术运算类指令 3.3.2 逻辑及位域操作指令 3.3.3 搬移类指令 3.3.4 程序转移类指令 3.3.5 资源对公共指令集的限制 3.4 TMS320C67xx浮点运算指令 3.4.1 IEEE标准的浮点数表示法 3.4.2 C67xx增加的浮点运算控制寄存器 3.4.3 C67xx特有的浮点运算指令 3.4.4 C67xx令的延迟间隙以及资源对C67xx指令的约束 3.5 TMS320C64xx扩展的定点运算指令 3.5.1 扩展的寻址方式及Load/Store类指令 3.5.2 扩展的算术运算指令 3.5.3 扩展的逻辑及位域操作指令 3.5.4 数据打包与解包类指令 3.5.5 扩展的控制转移类指令 3.5.6 资源对C64xx令的限制 习题三第四章 线性汇编语言及开发环境 4.1 线性汇编语言简介 4.1.1 线性汇编语言的基本结构 4.1.2 线性汇编中的伪指令 4.1.3 汇编优化器选项 4.2 软件开发流程和开发工具 4.2.1 开发流程和常用开发工具 4.2.2 C6000程序基本结构 4.2.3 其他代码开发工具 4.3 集成开发环境(Code Composer Studio) 4.3.1 CCS概述 4.3.2 CCS的安装 4.3.3 CCS的设置 4.3.4 CCS项目的创建 4.3.5 源程序的编辑 4.3.6 CCS项目的构建(Build) 4.3.7 程序调试的基本操作 4.3.8 多处理器调试 4.3.9 断点和探测点(Break Points and Probe Points) 4.3.10 文件输入、输出与探测点 4.3.11 加载、存储数据文件 4.3.12 图形窗口 4.3.13 存储器映射(Memory Maps) 4.3.14 变量观察窗口 4.3.15 代码剖析(Profile) 4.3.16 GEL语言 习题四第五章 TMS320C6000的软件编程及代码优化 5.1 概述 5.2 TMS320C6000的C语言编程及优化 5.2.1 TMS320C6000 C/C++编译器简介 5.2.2 编写及编译C语言程序 5.2.3 优化C语言程序 5.3 通过线性汇编优化汇编代码 5.3.1 写并行代码 5.3.2 使用字访问短型数据和使用双字访问字(数据打包处理) 5.3.3 软件流水 5.3.4 多周期循环的模编排 5.3.5 其他优化 习题五附录A TMS320C6000汇编指令汇总表附录B TMS320C6000与存储器有关的指令汇总参考文献

<<DSP单片机原理及应用>>

章节摘录

插图：第二章TMS320C6000体系结构2.1TMS320C6000系列概述2.1.1TMS320C6000简介1997年，美国TI公司发布了新一代DSPs芯片TMS320C6000，包括定点系列和浮点系列，其中定点系列是TMS320C62xx，浮点系列是TMS320C67xx，二者相互兼容。

最早推出的C6201的运算速度已经达到1600MIPS，在业界首次突破1000MIPS，在数字信号处理器处理能力上创造了新的里程碑，并因此获得美国EDN杂志“1997年度创新大奖”。

2000年3月，TI发布了新的C64xx内核，主频1.1GHz，处理速度接近9000MIPS，总体性能比C62xx提高了10-15倍。

其中C6414在600MHz主频下，只利用50%的运算能力就可以同时进行单通道MPEG-4视频编码、单通道MPEG-4视频解码和单通道MPEG-2视频编码的处理。

2.1.2TMS320C6000的结构特点C6000系列DSPs最主要的特点是在体系结构上采用了Velocity TI甚长指令字（VLIW，Very Long Instruction Word）结构。

VLIW体系结构DSPs中，是由一个超长的机器指令字来驱动内部的多个功能单元（这也是V11w名字的由来）。

每个指令字包含多个字段（指令），字段之间相互独立，各自控制一个功能单元，因此可在单周期发射多条指令，实现很高的指令级并行效率。

编译器在对汇编程序进行编译的过程中，决定代码中那些指令合成一个甚长机器指令，在一个周期中并行执行。

这种指令上的并行安排是静态的，一旦决定，无论DSPs任何时候运行，它都保持不变。

VLIW体系结构也可以看做是一种依赖于编译器的超标量实现方案，而且比一般的超标量结构更易于实现。

C6000的VLIW采用了类RISC指令集，使用大的、统一的寄存器堆，结构规整，具有潜在的易编程性和良好的编译性能，在科学应用领域可以发挥良好的作用。

TI公司配合C6000推出了世界上第一个效率可达60%。

70%的汇编语言级C编译器，它产生的代码的平均效率是以往DSPs编译器的3倍。

<<DSP单片机原理及应用>>

编辑推荐

《DSP单片机原理及应用》为石油高等院校特色教材之一。

<<DSP单片机原理及应用>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>