

<<半导体制造技术导论>>

图书基本信息

书名：<<半导体制造技术导论>>

13位ISBN编号：9787121188503

10位ISBN编号：7121188503

出版时间：2013-1

出版时间：电子工业出版社

作者：Hong Xiao

页数：459

字数：826000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<半导体制造技术导论>>

内容概要

本书共包括15章：第1章概述了半导体制造工艺；第2章介绍了基本的半导体工艺技术；第3章介绍了半导体器件、集成电路芯片，以及早期的制造工艺技术；第4章描述了晶体结构、单晶硅晶圆生长，以及硅外延技术；第5章讨论了半导体工艺中的加热过程；第6章详细介绍了光学光刻工艺；第7章讨论了半导体制造过程中使用的等离子体理论；第8章讨论了离子注入工艺；第9章详细介绍了刻蚀工艺；第10章介绍了基本的化学气相沉积（CVD）和电介质薄膜沉积工艺，以及多孔低k电介质沉积、气隙的应用、原子层沉积（ALD）工艺过程；第11章介绍了金属化工艺；第12章讨论了化学机械研磨（CMP）工艺；第13章介绍了工艺整合；第14章介绍了先进的CMOS、DRAM和NAND闪存工艺流程；第15章总结了本书和半导体工业未来的发展。

<<半导体制造技术导论>>

作者简介

杨银堂，1962年生，男，河北邯郸市人，博士，教授，博士生导师，毕业于西安电子科技大学半导体专业。

曾先后担任该校微电子研究所所长、技术物理学院副院长、微电子学院院长、发展规划处处长兼“211工程”办公室主任，校长助理，兼任总装备部军用电子元器件专家组副组长，曾获国家自然科学基金杰出青年基金、教育部跨世纪优秀人才，全国模范教师和中国青年科技奖，入选国家“百千万人才工程”。

现任西安电子科技大学副校长。

先后在国际国内重要期刊上发表论文180余篇，出版专著4部。

段宝兴，1977年生，男，陕西省大荔县人，博士，教授。

分别于2000年和2004年获哈尔滨理工大学材料物理与化学专业学士和硕士学位，2007年获电子科技大学微电子学与固体电子学博士学位。

主要从事硅基功率器件与集成、宽带隙半导体功率器件和45nm后CMOS关键技术研究。

首次在国际上提出的优化功率器件新技术REBULF已成功应用于横向高压功率器件设计；与合作者提出的SOI高压器件介质场增强ENDILF技术，成功解决了高压器件纵向耐压受限问题；最近首次在国际上提出了完全3D

RESURF概念并已被国际同行认可。

先后在国际国内重要期刊上发表论文40余篇，其中30余篇次被SCI、EI检索。

担任国际重要学术期刊IEEE

Electron Device Lette, Solid-State Electronics, Micro & Nano Lette, IEEE Traaction on Power Electronics和IETE Technical Review等的审稿人。

Hong

Xiao(萧宏)1982年于中国科学技术大学获理学学士学位，1985年于中国西南物理研究所获理学硕士学位，1985年至1989年在西南物理研究所从事等离子体物理研究，1995年于美国得克萨斯大学奥斯汀分校获哲学博士学位。

1995年至1998年在应用材料公司任高级技术讲师。

1998年至2003年在摩托罗拉公司半导体生产部任高级制造工程师，并在奥斯汀社区大学讲授半导体制造技术。

2003年至2011年在汉民微测科技股份有限公司任技术专家，现于KLA-Tencor公司任技术专家。

目前的研究兴趣为电子束缺陷检测研发和集成电路制造中的电子束缺陷检测。

任SPIE会员和讲师，IEEE会员和华美半导体协会终身会员。

已发表30多篇期刊论文和国际会议论文，拥有7项美国专利。

<<半导体制造技术导论>>

书籍目录

第1章 导论

1.1 集成电路发展历史

1.1.1 世界上第一个晶体

1.1.2 世界上第一个集成电路芯片

1.1.3 摩尔定律

1.1.4 图形尺寸和晶圆尺寸

1.1.5 集成电路发展节点

1.1.6 摩尔定律或超摩尔定律

1.2 集成电路发展回顾

1.2.1 材料制备

1.2.2 半导体工艺设备

1.2.3 测量和测试工具

1.2.4 晶圆生产

1.2.5 电路设计

1.2.6 光刻版的制造

1.2.7 晶圆制造

1.3 小结

1.4 参考文献

1.5 习题

第2章 集成电路工艺介绍

2.1 集成电路工艺简介

2.2 集成电路的成品率

2.2.1 成品率的定义

2.2.2 成品率和利润

2.2.3 缺陷和成品率

2.3 无尘室技术

2.3.1 无尘室

2.3.2 污染物控制和成品率

2.3.3 无尘室的基本结构

2.3.4 无尘室的无尘衣穿着程序

2.3.5 无尘室协议规范

2.4 集成电路工艺间基本结构

2.4.1 晶圆的制造区

2.4.2 设备区

2.4.3 辅助区

2.5 集成电路测试与封装

2.5.1 晶粒测试

2.5.2 芯片的封装

2.5.3 最终的测试

2.5.4 3D封装技术

2.6 集成电路未来发展趋势

2.7 小结

2.8 参考文献

2.9 习题

第3章 半导体基础

<<半导体制造技术导论>>

- 3.1 半导体基本概念
 - 3.1.1 能带间隙
 - 3.1.2 晶体结构
 - 3.1.3 掺杂半导体
 - 3.1.4 掺杂物浓度和电导率
 - 3.1.5 半导体材料概要
 - 3.2 半导体基本元器件
 - 3.2.1 电阻
 - 3.2.2 电容
 - 3.2.3 二极管
 - 3.2.4 双载流子晶体管
 - 3.2.5 MOSFET
 - 3.3 集成电路芯片
 - 3.3.1 存储器
 - 3.3.2 微处理器
 - 3.3.3 专用集成电路(ASIC)
 - 3.4 集成电路基本工艺
 - 3.4.1 双载流子晶体管制造过程
 - 3.4.2 P型MOS工艺(20世纪60年代技术)
 - 3.4.3 N型MOS工艺(20世纪70年代技术)
 - 3.5 互补型金属氧化物晶体管
 - 3.5.1 CMOS电路
 - 3.5.2 CMOS工艺(20世纪80年代技术)
 - 3.5.3 CMOS工艺(20世纪90年代技术)
 - 3.6 2000年后半导体工艺发展趋势
 - 3.7 小结
 - 3.8 参考文献
 - 3.9 习题
- ### 第4章 晶圆制造
- 4.1 简介
 - 4.2 为什么使用硅材料
 - 4.3 晶体结构与缺陷
 - 4.3.1 晶体的晶向
 - 4.3.2 晶体的缺陷
 - 4.4 晶圆生产技术
 - 4.4.1 天然的硅材料
 - 4.4.2 硅材料的提纯
 - 4.4.3 晶体的提拉工艺
 - 4.4.4 晶圆的形成
 - 4.4.5 晶圆的完成
 - 4.5 外延硅生长技术
 - 4.5.1 气相外延
 - 4.5.2 外延层的生长过程
 - 4.5.3 硅外延生长的硬件设备
 - 4.5.4 外延生长工艺
 - 4.5.5 外延工艺的发展趋势
 - 4.5.6 选择性外延

<<半导体制造技术导论>>

4.6 衬底工程

4.6.1 绝缘体上硅(Silicon-on-Insulator , SOI)

4.6.2 混合晶向技术(HOT)

4.6.3 应变硅

4.6.4 绝缘体上应变硅(Strained Silicon on Insulator , SSOI)

4.6.5 IC技术中的应变硅

4.7 小结

4.8 参考文献

4.9 习题

第5章 加热工艺

5.1 简介

5.2 加热工艺的硬件设备

5.2.1 简介

5.2.2 控制系统

5.2.3 气体输送系统

5.2.4 装载系统

5.2.5 排放系统

5.2.6 炉管

5.3 氧化工艺

5.3.1 氧化工艺的应用

5.3.2 氧化前的清洗工艺

5.3.3 氧化生长速率

5.3.4 干氧氧化工艺

5.3.5 湿氧氧化工艺

5.3.6 高压氧化工艺

5.3.7 氧化层测量技术

5.3.8 氧化工艺的发展趋势

5.4 扩散工艺

5.4.1 沉积和驱入过程

5.4.2 掺杂工艺中的测量

5.5 退火过程

5.5.1 离子注入后退火

5.5.2 合金化热处理

5.5.3 再流动过程

5.6 高温化学气相沉积

5.6.1 外延硅沉积

5.6.2 选择性外延工艺

5.6.3 多晶硅沉积

5.6.4 氮化硅沉积

5.7 快速加热工艺(RTP)系统

5.7.1 快速加热退火(RTA)系统

5.7.2 快速加热氧化(RTO)

5.7.3 快速加热CVD

5.8 加热工艺发展趋势

5.9 小结

5.10 参考文献

5.11 习题

<<半导体制造技术导论>>

第6章 光刻工艺

6.1 简介

6.2 光刻胶

6.3 光刻工艺

6.3.1 晶圆清洗

6.3.2 预处理过程

6.3.3 光刻胶涂敷

6.3.4 软烘烤

6.3.5 对准与曝光

6.3.6 曝光后烘烤

6.3.7 显影工艺

6.3.8 硬烘烤工艺

6.3.9 图形检测

6.3.10 晶圆轨道步进机配套系统

6.4 光刻技术的发展趋势

6.4.1 分辨率与景深(DOF)

6.4.2 I线和深紫外线

6.4.3 分辨率增强技术

6.4.4 浸入式光刻技术

6.4.5 双重、三重和多重图形化技术

6.4.6 极紫外线(EUV)光刻技术

6.4.7 纳米压印

6.4.8 X光光刻技术

6.4.9 电子束光刻系统

6.4.10 离子束光刻系统

6.5 安全性

6.6 小结

6.7 参考文献

6.8 习题

第7章 等离子体工艺

7.1 简介

7.2 等离子体基本概念

7.2.1 等离子体的成分

7.2.2 等离子体的产生

7.3 等离子体中的碰撞

7.3.1 离子化碰撞

7.3.2 激发松弛碰撞

7.3.3 分解碰撞

7.3.4 其他碰撞

7.4 等离子体参数

7.4.1 平均自由程

7.4.2 热速度

7.4.3 磁场中的带电粒子

7.4.4 玻尔兹曼分布

7.5 离子轰击

7.6 直流偏压

7.7 等离子体工艺优点

<<半导体制造技术导论>>

- 7.7.1 CVD工艺中的等离子体
- 7.7.2 等离子体刻蚀
- 7.7.3 溅镀沉积
- 7.8 等离子体增强化学气相沉积及等离子体刻蚀反应器
- 7.8.1 工艺的差异性
- 7.8.2 CVD反应室设计
- 7.8.3 刻蚀反应室的设计
- 7.9 遥控等离子体工艺
- 7.9.1 去光刻胶
- 7.9.2 遥控等离子体刻蚀
- 7.9.3 遥控等离子体清洁
- 7.9.4 遥控等离子体CVD(RPCVD)
- 7.10 高密度等离子体工艺
- 7.10.1 感应耦合型等离子体 (ICP)
- 7.10.2 电子回旋共振
- 7.11 小结
- 7.12 参考文献
- 7.13 习题
- 第8章 离子注入工艺
- 8.1 简介
- 8.1.1 离子注入技术发展史
- 8.1.2 离子注入技术的优点
- 8.1.3 离子注入技术的应用
- 8.2 离子注入技术简介
- 8.2.1 阻滞机制
- 8.2.2 离子射程
- 8.2.3 通道效应
- 8.2.4 损伤与热退火
- 8.3 离子注入技术硬件设备
- 8.3.1 气体系统
- 8.3.2 电机系统
- 8.3.3 真空系统
- 8.3.4 控制系统
- 8.3.5 射线系统
- 8.4 离子注入工艺过程
- 8.4.1 离子注入在元器件中的应用
- 8.4.2 离子注入技术的其他应用
- 8.4.3 离子注入的基本问题
- 8.4.4 离子注入工艺评估
- 8.5 安全性
- 8.5.1 化学危险源
- 8.5.2 电机危险源
- 8.5.3 辐射危险源
- 8.5.4 机械危险源
- 8.6 离子注入技术发展趋势
- 8.7 小结
- 8.8 参考文献

<<半导体制造技术导论>>

8.9 习题

第9章 刻蚀工艺

9.1 刻蚀工艺简介

9.2 刻蚀工艺基础

9.2.1 刻蚀速率

9.2.2 刻蚀的均匀性

9.2.3 刻蚀选择性

9.2.4 刻蚀轮廓

9.2.5 负载效应

9.2.6 过刻蚀效应

9.2.7 刻蚀残余物

9.3 湿法刻蚀工艺

9.3.1 简介

9.3.2 氧化物湿法刻蚀

9.3.3 硅刻蚀

9.3.4 氮化物刻蚀

9.3.5 金属刻蚀

9.4 等离子体(干法)刻蚀工艺

9.4.1 等离子体刻蚀简介

9.4.2 等离子体刻蚀基本概念

9.4.3 纯化学刻蚀、纯物理刻蚀及反应式离子刻蚀

9.4.4 刻蚀工艺原理

9.4.5 等离子体刻蚀反应室

9.4.6 刻蚀终点

9.5 等离子体刻蚀工艺

9.5.1 电介质刻蚀

9.5.2 单晶硅刻蚀

9.5.3 多晶硅刻蚀

9.5.4 金属刻蚀

9.5.5 去光刻胶

9.5.6 干法化学刻蚀

9.5.7 整面干法刻蚀

9.5.8 等离子体刻蚀的安全性

9.6 刻蚀工艺发展趋势

9.7 刻蚀工艺未来发展趋势

9.8 小结

9.9 参考文献

9.10 习题

第10章 化学气相沉积与电介质薄膜

10.1 简介

10.2 化学气相沉积

10.2.1 CVD技术说明

10.2.2 CVD反应器的类型

10.2.3 CVD基本原理

10.2.4 表面吸附

10.2.5 CVD动力学

10.3 电介质薄膜的应用

<<半导体制造技术导论>>

- 10.3.1 浅沟槽绝缘(STI)
- 10.3.2 侧壁间隔层
- 10.3.3 ILD0
- 10.3.4 ILD1
- 10.3.5 钝化保护电介质层(PD)
- 10.4 电介质薄膜特性
 - 10.4.1 折射率
 - 10.4.2 薄膜厚度
 - 10.4.3 薄膜应力
- 10.5 电介质CVD工艺
 - 10.5.1 硅烷加热CVD工艺
 - 10.5.2 加热TEOS CVD工艺
 - 10.5.3 PECVD硅烷工艺
 - 10.5.4 PECVD

<<半导体制造技术导论>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>