

<<基于FPGA的嵌入式系统设计>>

图书基本信息

书名：<<基于FPGA的嵌入式系统设计>>

13位ISBN编号：9787118052800

10位ISBN编号：7118052809

出版时间：2007-9

出版时间：国防工业

作者：刘明章

页数：326

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<基于FPGA的嵌入式系统设计>>

内容概要

本书首先介绍FPGA技术的一般概念及其发展历程，透彻分析了嵌入式系统的概念，着重介绍了目前炙手可热的嵌入式系统设计及其在电子工程领域中正被日益广泛应用的SOPC（片上可编程系统）解决方案及其技术。

本书内容包括：FPGA与嵌入式系统的一般概念；主流硬件描述语言 VerilogHDL和VHDL的介绍；FPGA主要设计流程中各个环节中最优秀的工具使用向导；从原理上设计一个RISC CPU；着重介绍SOPC技术中的最流行的两个嵌入式CPU软核NIOS和NIOS II的设计向导，以及与其紧密相关的操作系统的移植和系统的编程和配置技术；深入地剖析了往往被广大设计者所忽略的FPGA嵌入式系统设计的同步设计问题，并且以两个非常典型的实例进行说明；同时也对PicoBlaze处理器IP核的开发与应用进行了介绍。

本书立足于实践，可以作为电子类各专业本科生和研究生的教学用书，也可供电子类相关领域工程技术人员以及电子工程类各专业学生参考。

<<基于FPGA的嵌入式系统设计>>

书籍目录

第1章 概述1.1 EDA技术及其特征1.1.1 EDA技术基本概念1.1.2 EDA技术实现目标1.1.3 EDA技术的特征1.1.4 EDA的基本工具1.2 EDA技术的发展历程1.3 FPGA与CPLD简介1.3.1 引言1.3.2 早期的PLD1.3.3 CPLD简介1.3.4 FPGA简介1.3.5 其他类型的FPGA和PLD1.3.6 选择CPLD还是FPGA?1.4 EDA技术中几个重要的概念第2章 常用的FPGA与嵌入式系统器件2.1 PLD厂商概述2.2 Altera公司器件2.2.1 主流PLD产品2.2.2 主流FPGA产品2.2.3 FPGA配置芯片2.2.4 Nois 软处理器2.3 Xilinx公司器件2.3.1 主流PLD产品2.3.2主流FPGA产品2.4 Lattice公司器件2.4.1 主流PLD产品2.4.2 主流FPGA产品2.4.3 数模混合产品2.5 Actel公司器件2.6 QuickLogic公司器件第3章 硬件描述教程3.1 HDL的现状与发展3.1.1 HDL发展状况3.1.2 几种代表性的HDL语言3.1.3 各种HDL的体系结构和设计方法3.1.4 目前可取可行的策略和方式3.1.5 国内发展的战略选择3.2 Verilog语言3.2.1 Verilog语言要素3.2.2 Verilog表达式3.2.3 模块3.2.4 延迟3.2.5 数据流描述方式3.2.6 结构化描述方式3.2.7 混合设计描述方式3.2.8 设计模拟3.2.9 行为描述方式3.3 VHDL3.3.1 VHDL的基本结构3.3.2 VHDL的设计实体3.3.3 VHDL中的对象和数据类型3.3.4 行为描述3.3.5 结构描述3.4 Vetilog与VHDL比较3.5 HDL编程风格3.5.1 文件头和修订列表3.5.2 命名规则3.5.3 HDL编码指导3.5.4 Verilog编码指导原则3.5.5 VHDL代码指导原则第4章 FPGA设计工具介绍4.1 Quartus 综合IDE的使用4.1.1 顶层VHDL文件设计4.1.2 正弦信号数据ROM定制4.2 DSP Builder设计向导4.2.1 可控正弦信号发生器设计4.2.2 MATLAB窗口使用嵌入式逻辑分析仪SignalTap (自动设计流程) 4.3 使用ModelSim进行设计仿真4.3.1 启动ModelSim4.3.2 建立仿真工程项目4.3.3 编辑仿真4.3.4 装载仿真模块和仿真库4.3.5 执行仿真第5章 FPGA与嵌入式系统5.1 嵌入系统的定义与发展历史5.1.1 现代计算机的技术发展5.1.2 嵌入式系统的定义与特点5.1.3 嵌入式系统的独立发展道路5.1.4 嵌入式系统的两种应用模式5.2 嵌入式系统的基本特征5.2.1 嵌入式系统工业是不可垄断的高度分散的工业5.2.2 嵌入式系统具有的产品特征5.2.3 嵌入式系统软件的特征5.2.4 嵌入式系统需要专用开发工具和环境5.2.5 嵌入式系统软件需要RTOS开发平台5.3 嵌入式系统的基本组成5.4 嵌入式处理器的分类5.4.1 嵌入式微处理器5.4.2 嵌入式微控制器5.4.3 嵌入式DSP处理器5.4.4 嵌入式片上系统5.4.5 RTOS5.5 FPGA在嵌入式系统中的地位和作用5.5.1 在FPGA中实现RISC处理器内核5.5.2 在FPGA中实现高速DSP算法5.5.3 在FPGA中嵌入ASIC模块5.5.4 在FPGA中实现数字IP Core5.6 基于FPGA的嵌入式系统设计方法第6章 IP内核复用与SoC和SOPC6.1 IP内核基本概念与现状6.1.1 IP内核基本概念6.1.2 IP内核产业的三类主体6.1.3 设计复用相关的组织6.1.4 IP内核的现状6.2 Soc单片系统6.2.1 CoreConnect总线6.2.2 AMBA总线6.2.3 Wishbone总线6.3 SOPC及其技术6.3.1 基于FPGA嵌入IP硬核的SOPC系统6.3.2 基于FPGA嵌入IP软核的SOPC系统6.3.3 基于HardCopy技术的SOPC系统6.4 基于FPGA和SOPC技术的处理器6.5 基于FPGA和SOPC技术的DSP6.6 FFT MegaCore核函数6.6.1 FFT MegaCore核函数简介6.6.2 FFT MegaCore核函数的应用6.6.3 FFT MegaCore核函数规范第7章 简化RISC CPU设计7.1 RISC CPU结构7.1.1 时钟发生器7.1.2 指令寄存器7.1.3 累加器7.1.4 算术运算器7.1.5 数据控制器7.1.6 地址多路器7.1.7 程序计数器7.1.8 状态控制器7.1.9 外围模块7.2 RISC CPU寻址方式和指令系统7.3 RISC CPU模块的调试7.3.1 RISC CPU模块的前仿真7.3.2 RISC CPU模块的综合7.3.3 RISC CPU模块的优化与布局布线第8章 Nios嵌入式系统开发向导8.1 Nios软硬件开发流程8.2 Nios硬件开发流程8.2.1 新建SOPC设计项目8.2.2 基本SOPC系统介绍8.2.3 加入Nios CPU Core8.2.4 加入boot-monitor-rom8.2.5 加入UART8.2.6 加入Timer8.2.7 加入Button PIO8.2.8 加入Led PIO8.2.9 加入数码管PIO8.2.10 加入Avalon三态总线桥8.2.11 加入SRAM8.2.12 加入Flash8.2.13 Flash ROM锁定地址8.2.14 调整所有存储器的地址8.3 SOPC整体系统生成8.4 Nios硬件系统生成8.4.1 设置编译SOIPC系统8.4.2 下载完成8.5 MicroC / OS- 在NiOs上的移植8.5.1 MicroC / OS- 简介8.5.2 MicroC / OS- 的移植8.5.3 NioS处理器8.5.4 移植工作8.5.5 内核测试8.6 Nios软核处理器的uClinux的移植8.6.1 引导程序U—boOt的移植8.6.2 uClinux移植第9章 Nios 与嵌入式操作系统移植9.1 Nios 简介9.1.1 Nios 处理器的特点9.1.2 Nios 处理器的优点9.1.3 Nics 处理器的系统组成9.2 Nios 快速入门9.2.1 建立NioS 系统9.2.2 编写程序9.2.3 编译整个项目9.2.4 下载与测试9.3 在Nios 上运行MicroC / OS- 程序9.3.1 软硬件要求9.3.2 软硬件设计文件9.3.3 MicroC / OS 工程设计第10章 PieoBlaze处理器IP Core的原理与应用10.1 概述10.2 PicoBlaze原理与结构分析10.3 PicoBlaze的指令集和调试器10.4 PicoBlaze的应用系统设计第11章 FPGA在嵌入式系统应用中的配置11.1 配置的基本概念11.1.1 FPGA配置的必要性11.1.2 FPGA配置种类11.1.3 FPGA器件的配置

<<基于FPGA的嵌入式系统设计>>

方式和配置文件11.2 PS配置11.2.1 PS配置基本概念11.2.2 配置电路结构和原理11.2.3 软件设计11.3 采用单片机的配置方法11.3.1 PLD的配置原理11.3.2 用WINBOND78E58单片机配置PLD11.4 基于EPM7128的主动和被动配置11.4.1 时钟驱动模块设计11.4.2 地址指针模块11.4.3 移位寄存器模块11.4.4 数据计数器模块11.4.5 复位计数器模块11.4.6 配置控制器模块第12章 嵌入式系统FPGA同步设计12.1 建立时间与保持时间12.2 如何提高同步系统中的工作时钟12.2.1 通过改变走线的方式来减小延时12.2.2 通过拆分组合逻辑的方法来减小延时12.2.3 不同时钟域之间的同步12.3 FPGA内部时钟处理的常见设计方法12.3.1 倍频12.3.2 分频12.3.3 Xilinx器件、Altera器件对差分时钟输入的不同处理12.4 案例一：异步FIFO的设计12.4.1 异步FIFO的设计原理12.4.2 采用格雷码进行异步FIFO的设计12.4.3 异步FIFO的结构组成12.4.4 异步FIFO的HDL实现12.4.5 异步FIFO的仿真与RTL级电路结构12.5 案例二：交织器与反交织器的设计12.5.1 交织的基本思想12.5.2 矩阵转置法交织12.5.3 采用FSM设计交织器12.5.4 影响交织器时钟因素的探讨12.5.5 交织器的mL实现12.5.6 交织器的仿真与RTL电路结构参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>