第一图书网, tushu007.com

<<数字电路与逻辑设计基础>>

图书基本信息

书名：<<数字电路与逻辑设计基础>>

13位ISBN编号：9787113111021

10位ISBN编号：7113111025

出版时间：2010-8

出版时间：中国铁道出版社

作者：张佳薇

页数：310

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

第一图书网, tushu007.com

<<数字电路与逻辑设计基础>>

内容概要

《高等院校电气信息类规划教材：数字电路与逻辑设计基础》的编写以集成电路为主，把数字电路分析和设计的重点移到中规模集成电路中讲解；注重理论与应用的结合，给出常用集成芯片的逻辑图和引脚分布，强调通过外特性来学习集成电路；提出通过功能框图分析和设计较大规模数字电路，并引入数字系统概念；适当引入了新概念、新器件和新技术，介绍了新的数字电路硬件描述语言VHDL和EWB电子仿真软件。

第一图书网, tushu007.com

<<数字电路与逻辑设计基础>>

书籍目录

第1章 数字逻辑基础1.1 数字技术1.1.1 数字技术的发展概况1.1.2 数字信号与数字电路1.2 数制与码制1.2.1 数制1.2.2 码制1.2.3 算术运算和逻辑运算1.3 逻辑代数及其基本逻辑运算1.3.1 基本逻辑运算1.3.2 其他常用复合逻辑运算1.4 逻辑函数及其表示方法1.4.1 逻辑函数的建立1.4.2 逻辑函数的表示方法及其相互转换1.5 逻辑代数的基本公式和常用公式1.5.1 逻辑代数的基本公式1.5.2 逻辑代数的常用公式1.6 逻辑代数的基本定理1.6.1 代入定理1.6.2 对偶定理1.6.3 反演定理1.7 逻辑函数的变换与公式化简法1.7.1 逻辑函数表达式的变换1.7.2 逻辑函数的公式化简法1.8 逻辑函数的卡诺图1.8.1 逻辑函数的标准形式——最小项1.8.2 逻辑函数的卡诺图表示法1.8.3 逻辑函数的卡诺图化简法1.9 含无关项的逻辑函数及其卡诺图化简小结思考与练习第2章 门电路2.1 门电路概述2.2 半导体二极管和晶体管的开关特性2.2.1 二极管的开关特性2.2.2 晶体管的开关特性2.3 最简单的与、或、非门电路2.3.1 二极管与门和或门电路2.3.2 晶体管非门电路2.3.3 DTL与非门电路2.4 TTL门电路2.4.1 TTL与非门的电路结构和工作原理2.4.2 TTL与非门的电压传输特性及抗干扰能力2.4.3 TTL与非门的带负载能力2.4.4 TTL与非门举例——74002.5 其他类型的双极型数字集成电路2.6 TTL集成逻辑门电路系列简介2.7 CMOS门电路2.7.1 NMOS门电路2.7.2 CMOS非门2.8 其他类型的CMOS门电路2.9 CMOS逻辑门电路的系列及主要参数2.10 TTL电路与CMOS电路的接口小结思考与练习第3章 组合逻辑电路3.1 组合逻辑电路概述3.2 组合逻辑电路的分析方法和设计方法3.2.1 组合逻辑电路的分析方法3.2.2 组合逻辑电路的设计方法3.3 常用组合逻辑功能器件3.3.1 编码器3.3.2 译码器3.3.3 数据选择器3.3.4 数值比较器3.3.5 加法器3.4 组合逻辑电路中的竞争冒险3.4.1 竞争冒险现象及产生的原因3.4.2 冒险现象的识别3.4.3 竞争冒险现象消除的方法小结思考与练习第4章 触发器4.1 触发器概述4.1.1 触发器的分类4.1.2 触发器逻辑功能的描述4.2 RS触发器4.2.1 基本RS触发器4.2.2 同步RS触发器4.3 TTL时钟触发器4.3.1 主从RS触发器4.3.2 主从JK触发器4.4 边沿触发器4.4.1 维持-阻塞结构边沿触发器4.4.2 利用传输延迟时间的边沿触发器4.4.3 CMOS主从结构的边沿触发器4.5 触发器的主要参数4.5.1 同步RS触发器的动态参数4.5.2 主从触发器的动态参数4.5.3 边沿触发器的动态参数4.6 不同类型触发器之间的转换小结思考与练习第5章 时序逻辑电路5.1 时序逻辑电路及其分类5.1.1 时序逻辑电路概述5.1.2 时序逻辑电路的分类5.2 时序逻辑电路的分析方法5.2.1 时序逻辑电路的状态转换表、状态转换图和时序图5.2.2 同步时序逻辑电路的分析方法5.2.3 异步时序逻辑电路的分析举例5.3 时序逻辑电路的设计方法5.3.1 同步时序逻辑电路的设计方法5.3.2 异步时序逻辑电路的设计方法5.4 常用时序逻辑功能器件5.4.1 寄存器和移位寄存器5.4.2 计数器小结思考与练习第6章 半导体存储器6.1 存储器概述6.2 只读存储器6.2.1 掩膜只读存储器6.2.2 可编程只读存储器6.2.3 可擦除可编程只读存储器6.3 随机存取存储器6.3.1 RAM基本结构6.3.2 静态RAM6.3.3 动态随机存储器6.4 存储器容量的扩展6.4.1 位扩展6.4.2 字扩展小结思考与练习第7章 数/模转换器与模/数转换器7.1 D/A转换器7.1.1 倒T形电阻网络D/A转换器7.1.2 权电流型D/A转换器7.1.3 D/A转换器的主要技术指标7.1.4 集成D/A转换器及其应用7.2 AID转换器7.2.1 A/D转换器的一般工作过程7.2.2 并联比较型A/D转换器7.2.3 逐次渐近型A/D转换器7.2.4 双积分型A/D转换器7.2.5 A/D转换器的主要技术指标7.2.6 集成A/D转换器及其应用小结思考与练习第8章 脉冲波形的产生与变换8.1 施密特触发器8.1.1 由门电路组成的施密特触发器8.1.2 集成施密特触发器8.1.3 施密特触发器的应用8.2 单稳态触发器8.2.1 由集成门电路组成的微分型单稳态触发器8.2.2 集成单稳态触发器8.3 多谐振荡器8.3.1 由门电路组成的多谐振荡器8.3.2 石英晶体多谐振荡器8.4 555定时器8.4.1 555定时器概述8.4.2 用555定时器组成的施密特触发器8.4.3 用555定时器组成的单稳态触发器8.4.4 用555定时器组成的多谐振荡器小结思考与练习第9章 可编程逻辑器件9.1 可编程逻辑器件的基本结构9.2 现场可编程逻辑阵列9.3 可编程阵列逻辑9.3.1 PAL的基本电路结构9.3.2 PAL的输出电路结构和反馈形式9.3.3 PAL的应用举例9.4 通用阵列逻辑9.4.1 GAL的电路结构9.4.2 输出逻辑宏单元9.4.3 GAL的输入特性和输出特性9.5 可擦除的可编程逻辑器件9.5.1 EPLD的基本结构和特点9.5.2 EPLD的与-或逻辑阵列9.5.3 EPLD的输出逻辑宏单元9.6 现场可编程门阵列9.6.1 FPGA的基本结构9.6.2 FPGA的IOB和CLB9.6.3 FPGA的互连资源9.6.4 编程数据的装载9.7 PLD的编程9.8 在系统可编程逻辑器件9.8.1 低密度ISP-PLD9.8.2 高密度ISP-PLD9.8.3 在系统可编程通用数字开关小结思考与练习第10章 VHDL语言基础10.1 VHDL语言概述10.1.1 硬件描述语言的诞生10.1.2 硬件描述语言的种类10.1.3 VHDL语言上机操作条件10.2 VHDL程序的实体10.2.1 实体的组成10.2.2 类型说明（可选）10.2.3 端口说明10.2.4 实体说明部分10.3 VHDL的程序结构10.4 VHDL的语言

第一图书网, tushu007.com

元素10.4.1 VHDL的基本语句10.4.2 属性的描述与定义10.4.3 VHDL的子程序小结第11章 EWB软件教程11.1 EWB软件简介11.2 EWB的主窗口11.2.1 工具栏11.2.2 元器件库和仪器库11.2.3 电路描述窗口11.2.4 电路运行控制开关11.3 EWB的基本操作11.3.1 调整元器件位置11.3.2 连线操作11.4 虚拟仪器的使用11.4.1 数字万用表11.4.2 函数信号发生器11.4.3 示波器11.4.4 频率特性（扫描仪）11.4.5 字信号发生器11.4.6 逻辑分析仪11.4.7 逻辑转换器小结参考文献

第一图书网, tushu007.com

<<数字电路与逻辑设计基础>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com