

<<微型计算机技术>>

图书基本信息

书名：<<微型计算机技术>>

13位ISBN编号：9787040165975

10位ISBN编号：704016597X

出版时间：2001-1

出版时间：高等教育出版社

作者：孙德文

页数：467

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<微型计算机技术>>

前言

为了适应面向21世纪计算机类专业教学内容和课程体系改革的需要,全国高等学校计算机科学与技术教学指导委员会统一组织编写了计算机科学与技术专业“体系结构—组成原理—微机技术”系列教材,本书是该系列教材中的一册。

按照系列教材总体规划的要求,对三本教材进行了统一规划和全盘考虑,使其彼此相互衔接各有侧重又能分清层次、避免重复。

本教材侧重于对微型计算机的实现技术、接口方法、微处理器芯片以及主板的介绍。

由于本书的重点是讲授微型计算机的实现技术,因此必须涉及具体的芯片和机器,本书以PC机及其兼容机中最常用的80x86系列为主线,分析微型计算机的实现技术。

在内容组织上既考虑微机技术的发展,又顾及教材使用的连续性,对微机技术的基础内容做详细介绍,并增加相应篇幅对微机技术的新发展做适当的介绍和分析。

教材中还有适度的资料,学生通过对这些资料的查阅,可进行硬件接口的基本设计。

另外,对于在《计算机组成原理》以及《计算机体系结构》中已作详细介绍的一些原理性的问题,本书尽量少讲或不讲,以免重复。

本书共分10章,包括微处理器芯片、汇编语言程序设计、基本接口技术以及实用接口技术四大部分。

在编写过程中力求语言文字通俗易懂,叙述深入浅出。

同时,书中使用了较多的例题分析,以加深对课程内容的理解。

除作为高等学校教材外,本书也可供从事计算机应用的工程技术人员及其他自学者学习和参考。

本书在编写过程中得到教育部高等学校计算机科学与技术教学指导委员会施伯乐教授、陈国良教授、侯文永教授的大力支持和指导。

西安交通大学鲍家元教授对本书编写提出不少有益的建议。

华东理工大学杨明福教授主审了本书,提出了许多宝贵意见。

田小鹏博士、洪以容和李瑞霞为书稿的出版做了大量工作。

在此一并表示衷心的感谢。

本书由上海交通大学计算机科学与技术系孙德文主编,陈铁年、袁长奎参加了第4、6、7、8章部分章节的编写。

由于作者水平有限,书中难免有错误和不妥之处,敬请读者批评指正。

<<微型计算机技术>>

内容概要

本书第一版是面向21世纪课程教材中的“体系结构 - 组成原理 - 微机技术”系列教材之一，在内容组织上既考虑微机技术的发展，又顾及教材使用的连续性，对微机技术的基础内容作详细介绍，并设相应篇幅对微机技术的新发展作适当的介绍和分析。

新版教材在前版的基础上，根据读者的反馈意见和微机硬件技术的发展进行了修订，撤换了部分过时内容，增加了部分新技术的介绍，同时提供作者授课的电子教案。

全书共10章，包括微处理器芯片、汇编语言程序设计、基本接口技术以及实用接口技术四大部分。可作为高校计算机及相关专业相关课程教材，也可供从事计算机应用的工程技术人员使用。

<<微型计算机技术>>

书籍目录

第1章 微型计算机概论 1.1 关于微型计算机的简单介绍_ 1.1.1 微处理器、微型计算机和微型计算机系统 1.1.2 微处理器发展简况 1.1.3 微型计算机的分类概述 1.2 微型计算机系统的总线结构 1.2.1 微处理器的典型结构 1.2.2 微型计算机的基本结构 1.2.3 用三类总线构成的微机系统 习题第2章 80X86微处理器的结构 2.1 从8086到Itanium 2.1.1 Intel 8086微处理器的基本结构 2.1.2 Intel 80286微处理器的基本结构 2.1.3 Intel 80386微处理器的基本结构 2.1.4 Intel 80486微处理器的基本结构 2.1.5 Intd Pentium微处理器的基本结构 2.1.6 Pentium Pr0微处理器 2.1.7 Pentium MMX微处理器 2.1.8 PentiumII微处理器 2.1.9 Pentium III微处理器 2.1.10 Pentium4微处理器 2.1.11 Pentium M微处理器 2.1.12 Itanium微处理器 2.2 80X86微处理器的编程结构 2.2.1 基本结构寄存器 2.2.2 系统级寄存器 2.2.3 调试和测试寄存器 2.2.4 浮点寄存器 2.3 80X86微处理器的引脚功能 2.3.1 8086微处理器的引脚功能 2.3.2 8086微处理器的系统配置 2.3.3 80386微处理器的引脚功能 2.3.4 80486微处理器的引脚功能 2.3.5 Pentium微处理器的引脚功能简介 2.4 80X86微处理器的基本时序 2.4.1 8086微处理器的基本时序 2.4.2 80386的总线周期 习题第3章 80X86微处理器的指令系统 3.1 寻址方式 3.1.1 数据的寻址方式 3.1.2 转移地址的寻址方式 3.1.3 保护方式下的寻址方式 3.2 指令系统 3.2.1 8086微处理器的指令系统 3.2.2 80386以上微处理器的指令系统 习题第4章 汇编语言程序设计 4.1 汇编语言的基本语法.....第5章 内在储器及其接口第6章 输入/输出第7章 中断第8章 可编程接口芯片及其应用第9章 总线技术第10章 微型计算机系统实用接口技术参考文献

章节摘录

二、重新设计的浮点部件 Penfium的浮点部件在80486的基础上做了重新设计，其执行过程分为8级流水，使每个时钟周期能完成一个浮点操作（或两个浮点操作）。采用快速算法可使诸如ADD、MUL和LOAD等运算的速度至少提高3倍，在许多应用程序中利用指令调度和重叠（流水线）执行可使性能提高5倍以上。

同时，对电路进行固化，用硬件来实现。

三、独立的指令Cache和数据Cache Penfium片内有两个8KB的Cache——双路Cache结构，一个是指令Cache，一个是数据Cache。

转换后备缓冲器（Translation Look-aside Buffer, TLB）的作用是将线性地址转换为物理地址。

这两种Cache采用32×8线宽，是对Penfium的64位总线的有力支持。

指令和数据分别使用不同的Cache，使Penfium中数据和指令的存取减少了冲突，提高了性能。

Penfium的数据Cache有两个接口，分别与U和V两条流水线相连，以便能在相同时刻向两个独立工作的流水线进行数据交换。

当向已被占满的数据Cache中写数据时，将移走当前使用频率最低的数据，同时将其写回内存，这种技术称为Cache回写技术。

由于CPU向Cache写数据和将Cache释放的数据写回内存是同时进行的，所以采用Cache回写技术将节省处理时间。

四、分支预测 Penfium提供了一个称为分支目标缓冲器（Branch Target Buffer, BTB）的小Cache来动态地预测程序的分支操作。

当某条指令导致程序分支时，BTB记忆下该条指令和分支目标的地址，并用这些信息预测该条指令再次产生分支时的路径，预先从该处预取，保证流水线的指令预取步骤不会空置。

这一机构的设置，可以减少在循环操作时对循环条件的判断所占用的CPU的时间。

<<微型计算机技术>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>