

<<电子设计自动化应用技术>>

图书基本信息

书名：<<电子设计自动化应用技术>>

13位ISBN编号：9787040156010

10位ISBN编号：7040156016

出版时间：2004-11

出版时间：高等教育出版社

作者：路而红 主编

页数：376

字数：460000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<电子设计自动化应用技术>>

前言

近年来,电子设计自动化(EDA)技术的发展给数字系统设计带来了革命性的变化。EDA包含的应用技术有:EDA软件设计工具、硬件描述语言、可编程逻辑器件(PLD)。这些技术的发展使EDA技术的应用走向普及。

本书是根据EDA包含的主要应用技术编写的,全书由EDA应用技术的软件篇、硬件篇和应用篇组成。

EDA技术的软件篇由第1—6章组成。

书中重点介绍Ahera公司的MAX+plus 10.x和Quartus 3.0的主要功能及其使用,编者按照FPGA/CPLD的开发流程介绍工具中各功能模块,将会使读者更容易学习工具的使用。

硬件描述语言越来越受到从事硬件设计,特别是从事数字系统设计的人们的关注,在软件篇中,作者详细介绍了国际标准化硬件描述语言VHDL及其应用实例。

书中还介绍了第三方的综合工具,进一步提高设计效率。

EDA技术的硬件篇由第7章和第8章组成。

第7章介绍可编程逻辑器件的基本概念和基本原理,了解Altera公司、xilinx公司、Lattice公司的PLD产品;第8章深入介绍了Altera公司典型PLD器件的结构组成、工作原理,希望读者在了解PLD基本原理的基础上,进一步学习实际PLD器件的结构组成、特点及其性能指标。

<<电子设计自动化应用技术>>

内容概要

全书分为三部分。

第一部分是EDA技术的软件篇，主要内容有MAX+plus 和Quartus 软件工具的基本结构、主要功能以及工具的使用；综合工具FPGA Compiler和Syplify的使用；VHDL语言及其实例；第二部分是EDA技术的硬件篇，书中有所侧重地介绍了常用可编程逻辑器件的结构及其性能特点；几种主要的可编程逻辑器件的性能指标。

第三部分是EDA技术的应用篇，通过不同领域的应用实例介绍了使用PLD器件解决实际问题的方法；书中还介绍了PLD器件配置的原理及其电路连接；高速电路板的设计、焊接及其抗干扰等。

编者根据几年的教学实践和科研实践的体会，从实际应用的角度出发，以培养能力为目标，通过大量的、覆盖面广的实例，突出了本书的实用性。

本书可作为高等学校计算机、电子类专业的本科生教材，也可以供从事电子设计的工程技术人员参考。

。

<<电子设计自动化应用技术>>

书籍目录

第1章 电子设计自动化综述 1.1 引言 1.2 EDA技术发展历程 1.3 EDA系统构成 1.4 EDA及相关技术发展趋势 1.5 常用EDA工具 思考题和习题第2章 MAX+plus 软件及应用 2.1 MAX+plus 软件概述 2.2 MAX+plus 使用流程 2.3 图形文件输入 2.4 文本文件输入 2.5 层次化设计 2.6 参数化模块库的使用 2.7 软件使用中常见错误及其排除 思考题和习题第3章 Quartus 软件及应用 3.1 Quartus 概述 3.2 Quartus 软件概 3.3 Quartus 使用流程 3.4 图形文件输入 3.5 文本文件输入 3.6 层次化设计 3.7 LPM的使用 思考题和习题第4章 硬件描述语言VHDL 4.1 VHDL概述 4.2 VHDL程序结构 4.3 VHDL语法规则 4.4 VHDL并行语句 4.5 VHDL顺序语句 思考题和习题第5章 VHDL应用实例 5.1 常用组合逻辑电路设计 5.2 常用时序逻辑电路设计 5.3 有限状态机设计 5.4 存储器设计 思考题与习题第6章 第三方EDA工具 6.1 概述 6.2 FPGA Compiler 6.3 Syplify 思考题与习题第7章 可编程逻辑器件综述 7.1 引言 7.2 PLD的分类 7.3 PLD的基本结构 7.4 PLD产品简述 7.5 PLD的发展趋势 思考题与习题第8章 Altera可编程逻辑器件 8.1 引言 8.2 MAX系列 8.3 FLEX系列 8.4 ACEX1K系列 8.5 APEX系列 8.6 Altera的其他系列 思考题与习题第9章 数字系统设计与实现 9.1 时钟电路的设计与实现 9.2 UART数据接收发送电路设计与实现 9.3 人机接口电路的设计与实现 9.4 8255并行接口电路的设计与实现 思考题与习题第10章 提高电路设计效率的常用方法 10.1 引言 10.2 EAB单元的使用 10.3 优化系统运行速度 10.4 使用LPM宏单元库 10.5 提高设计的综合应用 思考题与习题第11章 CPLD/FPGA器件配置 11.1 概述 11.2 ByteBlaster配置 11.3 ByteBlasterMV并口下载电缆 11.4 MasterBlaster串行/USB通信电缆 11.5 BitBlaster串行下载电缆 11.6 MCU配置方案设计 思考题与习题第12章 PLD应用系统设计技术 12.1 PLD系统板的抗干扰设计 12.2 毛刺现象的产生及消除 12.3 系统下载/配置电路的设计与实现 思考题与习题参考文献

章节摘录

2. 更为有效的仿真工具 通常, 可以将电子系统设计的仿真过程分成两个阶段: 即设计前期的系统级仿真和设计过程中的电路级仿真。

系统级仿真主要验证系统的功能; 电路级仿真主要验证系统的性能, 决定怎样实现设计所需的精度。在整个电子设计过程中仿真是花费时间最多的工作, 也是占用EDA工具资源最多的一个环节。

通常设计过程的大部分时间在做仿真, 验证设计的有效性、测试设计的精度、处理和保证设计要求等, 仿真过程中仿真收敛的快慢是关键因素之一。

提高仿真的有效性一方面是建立合理的仿真算法, 另一方面是系统级仿真中系统级模型的建模, 电路级仿真中电路级模型的建模。

预计在下一代EDA工具中, 仿真工具将有一个较大的发展。

3. 更为理想的综合工具 今天, 电子系统和电路的集成规模越来越大, 几乎不可能直接面向版图做设计, 若要找出版图中的错误, 更是难上加难。

将设计者的精力从繁琐的版图设计和分析中转移到设计前期的算法开发和功能验证上, 这是设计综合工具要达到的目的。

高层次设计综合工具可以将低层次的硬件设计一直转换到物理级的设计, 实现不同层次和不同形式的设计描述转换, 通过各种综合算法实现设计目标所规定的优化设计。

当然, 设计者的经验在设计综合中仍将起到重要的作用, 自动综合工具将有效地提高优化设计的效率。

设计综合工具由最初的只能实现逻辑综合, 逐步发展到可以实现设计前端的综合直至设计后端的版图综合以及测试综合。

设计前端的综合工具也称高层次综合工具, 可以实现从算法级的行为描述到寄存器传输级结构描述, 并给出满足约束条件的硬件结构。

在确定寄存器传输结构描述后, 由逻辑综合工具完成硬件的门级结构描述, 逻辑综合的结果将作为版图综合的输入数据, 进行版图综合。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>