

<<现代计算机组成原理>>

图书基本信息

书名：<<现代计算机组成原理>>

13位ISBN编号：9787030184498

10位ISBN编号：7030184491

出版时间：2007-2

出版时间：科学出版

作者：潘松

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<现代计算机组成原理>>

前言

“现代计算机组成原理”可以作为普通计算机专业的一门独立的专业基础课，也可以作为现在的“计算机组成原理”和“计算机体系结构”同类课的后续课程，或作为这两门课程在教学内容和实验内容上的补充，即包括EDA技术、硬件描述语言、CPU及计算机系统设计技术等内容的补充。

有关本书任务和目标的一些思考安排在第1章1.1节中。

作为预备知识，本书的第2章和第3章主要介绍针对CPLI设计及其实现的VHDL语法知识、EDA工具QuartusII 6.0的使用方法、FPGA开发技术与测试方法。

为了尽可能缩短授课时数，作者从典型电路设计实例的介绍中引出VHDL相关语句语法，同时，在给出完整并被验证过的VHDL描述外，还给出综合后的RTL，电路图，以及表现该电路系统功能的时序波形图。

对于容易出现设计错误或理解歧义的示例，还给出正误示例的比较和详细说明。

目的是通过一些简单、直观、典型的实例，将VHDL中围绕CPU设计的最核心、最基本的内容解释清楚，使读者能在短时间内有效地掌握VHDL的主干内容，而不必花费过多的时间去单独学习语法。

至于一些枝节的语法现象，如函数、过程等，在实际遇到时，可由学生自己去查阅有关资料。

如果已在前期课程中讲授过EDA技术和HDL方面的知识，及QuartusII 6.0的应用，可以跳过这两章。

第4章主要介绍普通CPU组成部件的功能描述和基于EDA技术的设计方法，还包括一些基于Cyclone：FPGA的开发技术和基于QuartusII 6.0的LPM宏功能模块的使用方法。

其基本内容与普通“计算机组成原理”对应内容类似，只是给出了全新的设计方法。

因此实验量比较大，且强化了QuartusII 6.0熟练使用方面的训练。

<<现代计算机组成原理>>

内容概要

《现代计算机组成原理》提供了基于VHDL和EDA技术的关于CPU和计算机系统的设计理论和设计技术方面较完整和丰富的内容。

其中有基于微程序控制模式的8位CISC模型CPU设计技术；基于状态机控制模式的16位CISC CPU设计技术；MCS51系列单片机兼容型单片机IP软核系统设计方法；基于流水线技术的16位RISC CPU设计技术，以及基于SOPC技术的32位Nios 软核嵌入式系统软硬件设计技术。

从授课内容到实验形式都能与目前国外计算机组成原理与计算机体系结构等同类课程的教学和实验有较好的接轨。

全书内容新颖实用，吸收了欧美许多高校的计算机组成原理同类课程教学和实验方面的基本内容。

书中每一章中都安排了对应的习题和实验，首次为国内高校就这一课程的教学改革和相关实验内容的延拓提供了实用的教材。

《现代计算机组成原理》可作为计算机专业的本科生、研究生的教科书，或是作为传统的计算机组成原理课的教学与实验的补充资料，也可作为电子类各专业高年级本科生、研究生系统设计参考教材，或相关领域工程技术人员基于EDA技术的片上系统开发应用的参考书。

<<现代计算机组成原理>>

书籍目录

第1章 概述1.1 现代计算机组成原理课的任务1.1.1 问题的提出1.1.2 探索解决问题的方法1.2 EDA技术1.3 FPGA器件1.3.1 FPGA的发展历程1.3.2 Cyclone系列FPGA1.4 硬件描述语言VHDL1.5 EDA设计流程1.6 Quartus 简介1.7 CISC和RISC处理器1.8 FPGA在现代计算机领域中的应用第2章 VHDL与QuartusII应用2.1 VHDL基本语句语法2.1.1 组合电路的VHDL描述2.1.2 VHDL语句结构2.2 时序电路描述2.2.1 D触发器描述2.2.2 时序描述相关语法规则2.2.3 实现时序电路的VHDL不同表述2.3 全加器描述及相关语法2.3.1 半加器描述2.3.2 CASE语句2.3.3 例化语句2.4 计数器设计及相关语法2.5 一般计数器设计2.5.1 相关语法说明2.5.2 程序功能和语法分析2.5.3 含并行置位的移位寄存器设计2.6 QuartusII6.0使用向导2.6.1 建立工作库文件夹和编辑设计文件2.6.2 创建工程2.6.3 编译前设置2.6.4 全程编译2.6.5 时序仿真2.6.6 应用RTL电路图观察器2.6.7 引脚锁定设置和下载2.6.8 配置文件下载2.6.9 AS模式和JTAG间接模式编程配置器件2.7 嵌入式逻辑分析仪使用方法2.8 原理图输入设计方法习题实验与设计2.1 组合电路的设计2.2 时序电路的设计2.3 含异步清零和同步时钟使能的加法计数器的设计2.4 用原理图输入法设计8位全加器第3章 VHDL深入3.1 数据对象3.1.1 常数3.1.2 变量3.1.3 信号3.1.4 进程中的信号赋值与变量赋值3.2 IF语句概述3.3 进程语句归纳3.3.1 进程语句格式3.3.2 进程结构组成3.3.3 进程要点3.4 并行语句例解3.5 仿真延时3.5.1 固有延时3.5.2 传输延时3.5.3 仿真63.6 有限状态机3.6.1 数据类型定义语句3.6.2 一般有限状态机的设计3.6.3 Moore型状态机3.6.4 Mealy型状态机3.7 双向和三态电路信号赋值3.7.1 三态门设计3.7.2 双向端口设计3.7.3 三态总线电路设计习题实验与设计3.1 7段数码显示译码器设计3.2 数控分频器的设计3.3 8位十六进制频率计设计3.4 ADC0809采样控制电路实现3.5 序列检测器设计第4章 CPU功能模块设计4.1 8位CPU功能与结构4.2 CPU中的基本部件4.2.1 算术逻辑单元4.2.2 数据缓冲寄存器4.2.3 移位运算器4.2.4 程序存储器与数据存储器4.2.5 先进先出存储器FIFO4.2.6 流水线乘法累加器4.2.7 程序计数器与地址寄存器4.2.8 指令寄存器4.2.9 指令译码器与控制器4.2.10 时序产生器4.3 数据通路设计4.3.1 模型机的数据通路4.3.2 模型机的电路结构4.4 在系统存储器数据读写编辑器应用4.5 嵌入式锁相环调用4.5.1 建立嵌入式锁相环元件4.5.2 测试锁相环习题实验与设计4.1 算术逻辑运算单元ALU设计实验4.2 带进位算术逻辑运算单元ALU设计实验4.3 移位运算器设计实验4.4 LPM—ROM实验4.5 LPM—RAM实验4.6 LPM—FIFO实验4.7 FPGA与外部16位：RAM接口实验4.8 微控制器实验1：节拍脉冲发生器时序电路实验4.9 微控制器实验2：程序计数器PC与地址寄存器AR实验4.10 微控制器实验3：微控制器组成实验4.11 正弦信号发生器设计第5章 8位CISC计算机设计5.1 8位CPU结构5.2 指令系统的结构及功能的确定5.3 8位CPU的硬件系统设计5.4 具有移位功能的CPU设计5.5 含更多指令的CPU模型机设计5.6 8051单片机IP软核应用系统构建习题实验与设计第6章 16位CISC CPU设计6.1 顶层系统设计6.2 CPU基本部件设计6.3 CPU的时序仿真与实现6.4 应用程序设计实例习题实验与设计第7章 流水线结构RISC CPU设计7.1 流水线的一般概念7.2 流水线中的主要问题及处理7.3 流水线的性能评价习题实验与设计第8章 16位流水线CPU设计8.1 流水线CPU的结构8.2 指令系统设计8.3 数据通路设计8.4 流水线各段设计和功能描述习题实验与设计第9章 32位IP软核嵌入式系统9.1 Nios/Nios 软核处理器9.2 Nios软核处理器及其设计流程9.3 32位Nios 系统设计9.4 定制Avalon总线外设9.5 DMA9.6 定制硬件指令第10章 Nios 嵌入式系统软硬件设计10.1 Nios 基本硬件系统构建10.2 Nios 软件设计与运行流程10.3 加入用户自定义组件设计10.4 加入用户自定义指令设计10.5 Flash编程下载习题实验与设计附录 GW48-CP+实验系统相关资料一、GW48-CP+系统实验信号名与芯片引脚对照表二、实验电路结构图参考文献

章节摘录

插图：硬件描述语言是现代计算机设计的重要工具，本书中绝大部分示例、模型和系统都以VHDL表述，因此第2章和第3章将涉猎VHDL中所有可能用到的语句和语言规则。

本章将通过数个简单、完整而典型的VHDL设计示例，引出相关的VHDL语言现象和语句规则，并加以有针对性的说明，从而简化VHDL语法学习的难度。

具体采用的方法是首先给出一些读者熟知的简单电路设计实例及相应的VHDL表述，然后对表述中出现的语句含义做较详细的解释，力图使读者能迅速地整体上把握VHDL程序的基本结构和设计特点，达到快速入门的目的。

最后将详细介绍QuartusII的使用方法，以便读者能够尽快地将VHDL的知识与以后章节中有关CPU的设计技术结合起来。

本节以多路选择器的VHDL表述与设计为例，引出VHDL基本结构、语句表述、数据规则和语法特点，并加以详细说明。

<<现代计算机组成原理>>

编辑推荐

《现代计算机组成原理》由科学出版社出版。

<<现代计算机组成原理>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>